

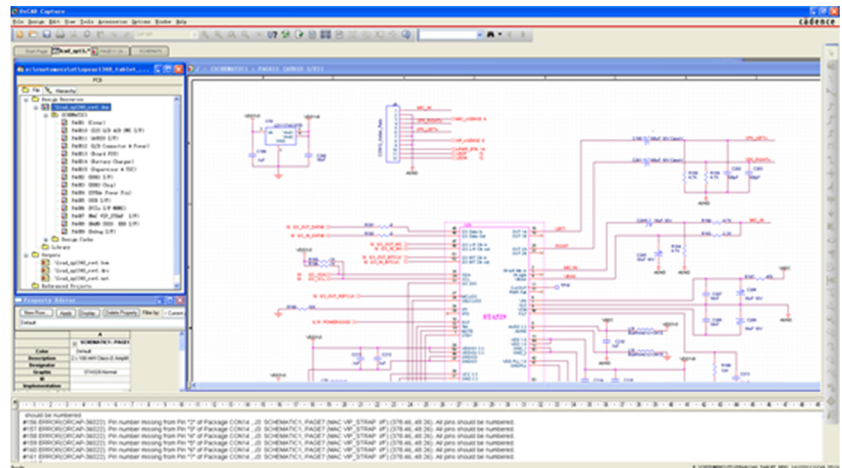
OrCAD Signal Explorer

Cadence OrCAD Signal Explorer能帮助电子设计工程师们解决在电路板设计过程当中遇到的信号完整性问题，这些问题在原理图设计阶段到PCB元器件的布局和布线过程中一直存在。它可以进行布线前和布线后的网络拓扑结构提取、信号仿真分析和验证，允许用户制定设计规则来驱动网络的互连方式来提高PCB设计的稳定性。

Overview

随着电子线路的设计密度、复杂度的不断提高、信号的上升沿速率也越来越快，这会带来很多信号完整性的问题，并可能会导致使设计周期变长、设计过程出现反复的迭代同时也增加了产品的成本。从设计初期到元器件的布局布线，Cadence OrCAD Signal Explorer帮助电子设计工程师们解决了这些在设计过程当中遇到的问题。

各种信号完整性问题对设计从前端到后端提出了新的要求，可以满足使用户很轻松的实现后布线拓扑结构的提取，以及复杂PCB板高速互联的仿真分析与验证。集成式的设计和分析环境无需转换设计数据库就可对电路板进行仿真和分析。Cadence OrCAD Signal Explorer与Cadence OrCAD PCB Editor完整结合减少了元器件数据库在转换过程当中可能出现的问题。工程师现在可以在设计周期的任意阶段、在电路板局部布局或者全程布局的时候、在



功能特点

局部布线或者完成布线的时候，在没有网络或者PCB数据库的情况下进行信号完整性分析和拓扑结构提取。

OrCAD Signal Explorer软件包包括有：TIsim仿真引擎、SigXplorer拓扑编辑模块、SigWave波形显示模块、模型编辑器和各种类型模型转换模块。IBIS模型标准可以完全转换为Cadence DML(器件模型语言)模型，可以实现晶体管级模型和SPICE仿真器同时运行。

- 可在设计周期的任意阶段进行布线前和布线后的信号完整性分析，确保设计遵守约束规则。
- 测试、分析和互连拓扑结构的设计提高了电路的可靠性、改善了电路的性能、减少了对原型的修改。
- 无需从OrCAD PCB Editor导入需要提取的拓扑结构，再转换设计数据库去执行仿真。
- 提供了一个容易使用的模型编辑环境，能创建、使用和验证各种模型，快速改进了模型仿真的性能。

OrCAD Signal Explorer可提取布线前和布线后的拓扑结构，以及对信号传输线进行分析，同时可对预设计/原理图的拓扑结构进行整体的分析和仿真，也可在未布线或已布线的电路板上提取电路的拓扑结构，或者直接对OrCAD PCB Editor的数据库(.brd)进行分析。

Pre-Layout分析

通过对拓扑结构进行分析和仿真，设计者可优先设计关键网络，从而使设计周期前期出现尽可能少的信号完整性问题。

根据电路板叠层和信号端接设计方案，使用SigXplorer可轻松定义其拓扑结构。

Post-Layout分析

可直接从PCB设计数据库中提取电路的拓扑结构，对关键网络的仿真进行详细的分析，以确保电路布局符合布线前的要求。

信号线被重新提取回用于分析网络的模板，在预布线阶段中，对所布信号线的分析可以和所期望的结果进行比较。如果结果不匹配的话，需要对已布完线的电路板进行修改和重新分析。

SigXplorer模块

OrCAD Signal Explorer提供了可查看电路板内部连接的电气视图，以及对关键高速信号线进行分析和仿真的控制器。用户可以在独立模式下使用SigXplorer在创建原理图之前检测一个网络。在检测的开始阶段，SigXplorer提供各种有损或者无损的带状线和微波线模型。

OrCAD Signal Explorer和 OrCAD PCB Editor紧密结合使得用户可以在前布线和后布线的阶段使用SigXplorer提取一个网络。用户可以使用SPICE仿真模型来快速仿真分析信号。

SigWave

SigWave可以采用多种方式观测仿真结果：示波器模式可以显示或者不显示单个仿真波形，同时可在屏幕上做测量标记。逻辑分析仪模式可以使仿真波形以列的方式显示，这样做易于观察逻辑特性和总线的触发情况。频谱分析仪模式通过一种或多种FFT技术来显示信号的频域特性。可见图形模式是一种用于观测长仿真序列波形的模式。SigWave可以直接从各种标准测试设备格式中导入波形数据，也能导入各种常用的信号完整性仿真工具的输出格式。

模型完整性

Model Integrity模块提供了一个可以使用OrCAD Signal Explorer的编辑环境，从而使模型的创建、处理和验证变得快速而又简单。这个模块包含有一个模型浏览器和一个语法检测器，适用于IBIS模型或者更为先进的DML模型。

OrCAD Signal Explorer可使用各种数字模型格式的器件模型—其中包括支持IBIS模型标准—这意味可以使用大多数半导体厂商创建的模型。此外，OrCAD Signal Explorer支持DML模型，这是一种适用于下一代更加复杂器件的模型语言。这种灵活的创建宏模型方式扩展了对IBIS模型的支持，从而使的I/O的状态功能快速准确的建模。

仿真环境

Tlsim仿真引擎结合了传统SPICE模型在行为级分析方面的优点，它包括一个IBIS类型的行为级驱动器组件，通过行为级建模得到的V/I和V/T数据并进行I/O缓冲器的行为描述。

通过结合系统级和行为级的仿真建模技术，Tlsim可以在行为级对复杂器件进行准确和有效的建模。它包含了有损传输线模型、频域特性传输线模型，并且可以准确预测PCB板工作在千兆赫兹下（GHz）的互连线等效模型。

内嵌的电场求解器可以准确的计算出PCB布线的电气特性，并创建精准的PCB过孔等效模型。

SigWave

与其他信号完整性分析解决方案不同的是，OrCAD Signal Explorer可随着不断变化的需求分析、数据采集和技术挑战而进行升级。基于Allegro信号完整性解决方案的OrCAD信号完整性解决方案提供了安全的可扩展功能来轻松面对来自未来的挑战。OrCAD和Allegro产品共享着同样的功能和技术，这使得产品的升级和功能扩展变得轻松容易，不需要改变数据库或者元器件库、不需要学习新的应用程序、不需要改变现在使用的模型。